ETRI의 이차원 소재 연구 현황

DOI: 10.3938/PhiT.28.045

Studies of Two-Dimensional Materials and Devices at the Electronics and Telecommunications Research Institute (ETRI)

Sun Jin YUN and Jin-Wook SHIN

Recently, two-dimensional (2D) materials, including graphene and transition-metal dichalcogenides, have received much attention due to their remarkable electronic and optical properties. The Electronics and Telecommunications Research Institute (ETRI) has been studying 2D materials and their device applications for years in order to achieve a breakthrough in commercialization. The large-area growth technology of 2D semiconductor thin films on Si wafers and transparent glass substrates was developed for growth temperatures lower than 600 °C. Graphene was successfully applied as a transparent electrode to active-matrix organic light-emitting diode display panels. We also obtained valuable results on water-based exfoliation of 2D nanosheets and the fabrication of memory devices using the nanocomposites of 2D nanosheets and water-soluble polymers.

이차원 소재의 주요 특성과 한국전자통신연구원(ETRI)의 연구 현황

이차원(two-dimensional, 2D) 소재는 한 층 내에서 구성 원

저자약력

윤선진 박사는 한국과학기술원에서 물리화학 전공으로 박사학위를 취득하였고, ETRI에 입사하여, 반도체 물성 연구, 반도체 박막 식각 공정, 원자층증착기술을 비롯한 분자빔 에피텍스 등의 반도체 제조 공정, 디스플레이 기술, 금속-절연체 전이소재, 박막 트랜지스터 등을 연구한 경험을 가지고 있다. 현재, 2D 반도체의 대면적 저온 성장기술, 고수율 액상박리 기술, 2D 신소재 개발, 2D 소재 field effect transistor, memory, photovoltaic 소자 연구를 수행하고 있다. (sjyun@etri.re.kr)

신진욱 박사는 일본 도호쿠대학교 전자공학과에서 박사학위를 취득한 후, ETRI에 입사하여 OLED 광원의 조명 및 디스플레이 응용 기술 연구를 수행해 왔다. 현재는 그래핀 소재를 적용한 플렉서블 OLED 디스플레이, AR/VR 마이크로 디스플레이, 임플란터블 생체의료 기술 연구를 수행하고 있다.

윤선진·신진욱

자들 간에 강한 공유결합을 형성하는 반면, 층간에는 약한 반데르발스 결합력만 작용하므로 쉽게 한 층씩 박리될 수 있는 특성을 가지고 있다.^[1] 그래서, ‘2D’는 가로와 세로 dimension은 있으나, 두께는 1 nm 미만인 단일 층을 상징하는 단어이면서, 동시에 이러한 층들이 하나 이상 층층이 쌓여있는 소재들을 통칭하는 의미로 사용되고 있다. 가장 대표적인 2D 소재이며, 전 세계적으로 2D 소재에 대한 지대한 관심과 연구 투자를 불러일으킨 소재는 그래핀(graphene)이다. Graphite 덩어리는 2D 그래핀 층이 겹겹이 쌓여있는 물질로서, 마찰 등의 힘에 의해 쉽게 박리될 수 있다. 2004년 University of Manchester의 A. Geim 교수와 K. Novoselov 교수는 스킵치테이프를 그래핀을 한 층 단위로 박리해서 그 독특한 특성을 연구한 결과를 처음 보고한 후, 선도적으로 그래핀에 대한 새로운 연구 결과들을 발표했고, 그 공로로 2010년 노벨물리학상을 수상하였다.^[2,3]

2D 소재들은 전하와 열이 한 면을 따라 집중적으로 수송되는 현상에 기인하는 특이한 성질들을 가지고 있으며, 화학적, 기계적, 전기적으로 독특한 특성을 나타낸다. 이에 따라 다양한 특성 연구와 응용을 위한 많은 연구들이 진행되어오고 있으며, 특히, 그래핀은 전기적 응용 면에서 200,000 cm²/V·s에 달하는 높은 전자이동도로 인해 기존 반도체를 대체하기 위한 연구가 많이 수행되었다. 하지만, Dirac point에서 conduction band와 valence band가 서로 만남에 따른 zero-gap 특성은 그래핀을 스위치 소자로 활용하는 데에 큰 걸림돌이 되어, 현재 산업적으로는 그래핀을 투명전극 소재로 활용한 기술개발이 이루어지고 있다.^[4] 그래핀의 반도체 응용이 기대에 미치지 못하게 되

REFERENCES

- [1] S. Z. Butler, S. M. Hollen, L. Cao, Y. Cui, J. A. Gupta, H. R. Gutierrez, Tony F. Heinz, S. S. Hong, J. Huang, A. F. Ismach, E. Johnston-Halperin, M. Kuno, V. V. Plashnitsa, R. D. Robinson, R. S. Ruoff, S. Salahuddin, J. Shan, L. Shi, M. G. Spencer, M. Terrones, W. Windl and J. E. Goldberger, ACS Nano 7, 2898 (2013).
- [2] K. S. Novoselov, A. K. Geim, S. V. Morozov, D. Jiang, Y. Zhang, S. V. Dubonos, I. V. Grigorieva and A. A. Firsov, Science 306, 666 (2004).
- [3] “This Month in Physics History: October 22, 2004: Discovery of Graphene”, APS News. Series II. 18 (9): 2. (2009).
- [4] N. Liu, A. Chortos, T. Lei, L. Jin, T. R. Kim, W.-G. Bae, C. Zhu, S. Wang, R. Pfattner, X. Chen, R. Sinclair and Z. Bao, Science Advances 3, e1700159 (2017).

면서, 근래에는 1-2 eV 범위의 에너지 밴드갭을 갖는 2D 전이 금속칼코겐(transition metal dichalcogenide, TMDC) 화합물에 관한 연구가 전 세계적으로 많은 연구그룹들에 의해 수행되고 있고, 우수하고 가치있는 연구결과들이 보고되고 있다.^[5,6] 대부분의 2D TMDC 소재들은 벌크 상태일 때와 단일 층일 때 에너지 밴드 구조와 밴드갭이 서로 다르고, 천이 특성도 달라지는 특이성을 가지고 있다. 이러한 2D 소재들의 연구 분야도 광/전자 소자, 에너지 저장 또는 변환소자, 바이오 소자, 기계 장치, 코팅제 등의 매우 다양한 분야로 응용 범위가 확장되고 있다.^[7-10]

본 원고는 한국전자통신연구원(Electronics and Telecommunications Research Institute, ETRI)의 '2D 소재의 디바이스 응용을 위한 기술 개발'로 한정하여 기술하고자 한다. 2004년 이후 그래핀을 시작으로 지금까지 2D 소재와 이를 이용한 소자는 반도체 분야에서 전 세계적으로 가장 활발한 연구 주제 중의 하나였다고 할 수 있으며, 우리나라의 2D 소재/소자 기술은 세계 최고 수준과 격차가 거의 없다. 국내 우수한 대학들에서 2D 소재의 기초 물성과 물리적 현상, 신기능성 소자들에 관한 연구 결과들을 world top journals에 발표하고 있으며, 해외 우수 그룹들과의 국제 공동 연구도 활발히 진행되고 있다. 특히, 2D 소재 중에서 그래핀은 정부가 기업들을 중심으로 대면적 제조기술 개발을 위해 장기간 투자함에 따라 투명전극용 대면적 제조 기술은 이미 상용화 수준에 도달해있다. 반면에, 2D TMDC 소재는 아직 상용화를 기대할 만한 대면적 제조 기술이 개발되지 못한 실정이다. 국내 대학 실험실의 경우, quartz tube를 이용한 화학증착방법(chemical vapor deposition, CVD) 등으로 700-1000 °C 고온에서 1 cm² 내외의 작은 기판 위에 TMDC 박막을 합성하는 수준이라고 할 수 있다.^[11]

국내 대학들과 비교해 볼 때, ETRI를 비롯한 정부출연연구기관들의 경우, 수년 전까지도 기초연구 단계인 2D TMDC 소재 연구에 다소 소극적으로 대응해 왔던 것으로 보인다. 일부 연구소에서 단결정 벌크에서 박리한 TMDC 소재의 나노 플레이트를 이용한 물성 연구, 소자 특성연구 결과들을 발표하는 수준이었고, 대학들과의 뚜렷한 차별성을 보이지 못했다. 하지만, 2D TMDC 소재의 상용화 가능성을 타진하고, 우수한 기초 연구 결과들을 산업체에서 활용할 수 있는 수준까지 발전시키는 역할은 출연연의 몫이라 생각하며, 그럴수록 뚜렷한 방향성을 가진 연구 개발이 매우 중요하다.

ETRI는 상용화 또는 상용화 전 단계까지의 응용연구를 수행하는 정부출연연구기관으로서, 기초 물성 연구, 2D 신소재 발굴, 나노시트 기반 소자 연구에서 더 나아가 2D TMDC 박막의 대면적 제조 기술개발과 그래핀을 디스플레이 패널의 투명 전극으로 적용하는 연구를 수행하고 있다. 본 원고에서는 테이프로 박리한 2D 소재 나노시트에 기반한 ETRI의 연구 결과는

제외하고, ETRI가 개발한 대면적 2D TMDC 박막 제조 기술과 대면적 2D 박막의 특성,^[12,13] 그래핀을 유기발광다이오드(organic light emitting diode, OLED) 디스플레이 패널의 투명 전극으로 채용한 연구 결과,^[14-16] 고수율로 액상 박리한 2D TMDC 나노 플레이트들을 수용성 고분자와 복합체를 형성하여 메모리소자를 제조한 결과^[17-19]들을 소개하는 데에 집중하고자 한다.

ETRI의 2D TMDC 소재 대면적 제조 기술

ETRI는 수년간 2D TMDC 기술의 돌파구를 제시할 수 있는 대면적 제조기술 개발을 중점적으로 수행해왔다. 단결정 벌크

REFERENCES

- [5] H.-Y. Chang, S. Yang, J. Lee, L. Tao, W.-S. Hwang, D. Jena, N. Lu and D. Akinwande, *ACS Nano* **7**, 5446 (2013).
- [6] G. Fiori, F. Bonaccorso, G. Iannaccone, T. Palacios, D. Neumaier, A. Seabaugh, S. K. Banerjee and L. Colombo, *Nat. Nanotechnol.* **9**, 768 (2014).
- [7] M. L. Tsai, S. H. Su, J. K. Chang, D. S. Tsai, C. H. Chen, C. I. Wu, L. J. Li, L. J. Chen and J. H. He, *ACS Nano* **8**, 8317 (2014).
- [8] M. Shanmugam, C. A. Durcan and B. Yu, *Nanoscale* **4**, 7399 (2012).
- [9] C. J. Zhang, S.-H. Park, O. Ronan, A. Harvey, A. Seral-Ascaso, Z. Lin, N. McEvoy, C. S. Boland, N. C. Berner, G. S. Duesberg, P. Rozier, J. N. Coleman and V. Nicolosi, *Small* **13**, 1701677 (2017).
- [10] X. Yu and K. Sivula, *Curr. Opin. Electrochem.* **2**, 97 (2017).
- [11] Y. Gong, G. Ye, S. Lei, G. Shi, Y. He, J. Lin, X. Zhang, R. Vajtai, S. T. Pantelides and W. Zhou, *Adv. Funct. Mater.* **26**, 2009 (2016).
- [12] K. H. Jung, S. J. Yun, Y. Choi, J. H. Cho, J. W. Lim, H.-J. Chai, D.-H. Cho, Y.-D. Chung and G. Y. Kim, *Nanoscale* **10**, 15213 (2018).
- [13] D.-H. Cho, W.-J. Lee, J.-H. Wi, W. S. Han, S. J. Yun, B. Shin and Y.-D. Chung, *Phys. Chem. Chem. Phys.* **20**, 16193 (2018).
- [14] S.-J. Park, Y.-D. Chung, W.-J. Lee, D.-H. Cho, J.-H. Wi, W.-S. Han, Y. Cho and J.-M. Yoon, *J. Korean Phys. Soc.* **66**, 76 (2015).
- [15] K. H. Jung, S. J. Yun, J. W. Lim, G. Kim and S. H. Kim, *ACS Appl. Mater. Interfaces*, 10.1021/acsami.9b18380.
- [16] M. A. Khan, S. Rathi, C. Lee, D. Lim, Y. Kim, S. J. Yun, D.-H. Youn and G.-H. Kim, *ACS Appl. Mater. Interfaces* **10**, 23961 (2018).
- [17] Y.-J. Yu, G.-H. Lee, J. I. Choi, Y. S. Shim, C.-H. Lee, S. J. Kang, S. Lee, K. T. Rim, G. W. Flynn, J. Hone, Y.-H. Kim, P. Kim, C. Nuckolls and S. Ahn, *Adv. Mater.* **29**, 1603925 (2017).
- [18] J. Wu, M. Agrawal, H. A. Becerril, Z. Bao, Z. Liu, Y. Chen and P. Peumans, *ACS Nano* **4**, 43 (2010).
- [19] H. Cho, J.-W. Shin, N. S. Cho, J. Moon, J.-H. Han, Y.-D. Kwon, S. Cho and J.-I. Lee, *IEEE J. Sel. Topics Quantum Electron.* **22**, 2000306 (2016).

Fig. 1. (a) MASG procedure for growing 2D MoS₂ film. AFM images and peak-to-valley roughness values of 6 nm MoS₂ films grown by (b) a typical sulfurization of Mo and (c) MASG method. (d) High resolution cross sectional TEM image of the film shown in (c).^[12]

로부터 테이프 박리한 단결정 나노 플레이크는 상용 소자의 제조에는 사용할 수 없으므로, 대면적 제조 기술은 기초 물성이 우수한 신소재를 상용 단계로 이끄는 핵심적 기술이라 할 수 있다. 대면적 기판 위에 적절한 온도 조건에서 성장하는 동시에, 단결정 나노 플레이크에서 확인한 물성과 유사한 수준의 우수한 특성이 대면적 성장 박막에서도 균일하고 재현성있게 얻어져야만 실제 소자에 활용할 수 있기 때문이다.

2D TMDC 박막을 합성하는 방법으로는, 통상 quartz tube에 금속화합물 증기와 칼코겐 증기를 고온 영역에 둔 작은 기판 위로 공급하여 기상 화학반응에 의해 TMDC 박막이 증착되도록 하는 CVD 방법을 가장 많이 사용하고 있다. 한편, 금속산화물 또는 금속 박막을 고온에서 칼코겐화하여 TMDC 박막을 제조하는 공정도 사용되나, CVD 박막에 비해 트랜지스터의 채널층으로 사용하기에 미흡한 것으로 알려져 왔다. 하지만, 금속 전구체를 먼저 증착하고, 이를 칼코겐화하여 2D TMDC 막을 성장하는 방법은 여러 장점을 가지고 있다. 대표적인 장점만을 정리해보면, (1) 전구체 박막을 물리적증착법으로 균일하게 형성한 후 자체 포화반응으로 칼코겐화가 진행되므로 매우 균일한 두께와 막질을 얻을 수 있다. (2) 다른 원소들을 포함하는 전구체 증기들 간의 화학반응을 이용하는 CVD와 달리 불순물의 유입을 최소화할 수 있다. (3) 금속 전구체의 두께를 조절함으로써 수직 방향으로의 성장 조절이 가능하다.

ETRI는 400–600 °C의 성장온도, 6인치 이상의 대구경 기판, 트랜지스터 채널 층으로의 특성을 모두 만족할 수 있는 2D TMDC 박막 제조 기술을 개발하였다.^[12,13] 낮은 성장온도는 하부 층들의 열화를 방지하고, 다양한 종류의 기판을 사용할 수 있도록 해주며, 또한 생산비용이 절감되므로 상용화 기

술 개발에 중요한 요구조건이다.

먼저, 그림 1(a)에서 보인 바와 같이 전자빔 증착,^[12] 스퍼터 증착^[13] 등으로 상온에서 증착한 균일한 두께의 Mo 금속 박막을 황화하여 MoS₂ 박막을 성장하되, 고온 크래커에서 분해된 작은 S₂ 등의 분자들을 공급함으로써 통상적인 황화 반응보다 낮은 온도에서 성장하는 것을 목적으로 하였다. 또한, 통상적인 황화공정 초기단계에는 미처 황화되지 못한 Mo 박막이 고온에 노출되면서 돌기(protrusion)들이 형성되는데, 이러한 형상은 트랜지스터 제작에 매우 불리하다. 하지만, 그림 1(a)에서와 같이 고온 공정이 시작되기 전, S-박막을 미리 금속 전구체 표면에 형성하면, 돌기의 형성이 효과적으로 억제되는데, 이러한 방법을 metal-agglomeration-suppressed growth(MASG)로 명명하였다. MASG 공정을 사용했을 때 돌기 생성이 억제된 결과는 통상적인 황화공정(그림 1(b))과 MASG 공정(그림 1(c))으로 성장한 박막들의 atomic force microscopy(AFM) 이미지들에서 잘 볼 수 있으며, MASG로 성장한 박막이 막질도 더 우수하였다.^[12] 그림 1(b), (c)의 R_{PV}는 peak-to-valley roughness를 의미한다. 그리고, 2D MoS₂ 박막의 고분해능 TEM 단면사진(그림 1(d))은 MoS₂ 박막이 2D-planar 구조로 잘 성장했음을 보여준다. 6인치 기판 상에서 약 6 nm MoS₂를 성장했을 때 두께 균일도는 표준편차 5% 미만으로 매우 우수하였다.

그림 2(a)에 Reservoir와 크래킹 영역으로 구성된 크래커의 구조를 소개하였다. 130–170 °C 범위의 Reservoir 온도에서는 ring 형태의 S₈ 분자가 주로 증발되는데, 증발된 큰 분자들을 850 °C 이상의 고온 크래킹 영역을 통과시키면 S₂, S 등으로 분해된다. Se의 경우도 Se₆–Se₈과 같은 ring 형태의 분자로 증발하며, 유사한 조건에서 열분해된다. Se를 열크래킹하면

Fig. 2. (a) Schematic diagram of S-Cracker supplying cracked small molecules on the substrate.^[12] (b) Raman spectra of MoS₂ films grown at the S-cracking temperature of 400 °C and 1000 °C.^[13]

Se-dimer, monomer들이 주로 생성되는 것을 residual gas analyzer(RGA)로 분석하여 보고한 사례와^[14] S-크래킹에 의해 챔버의 압력이 5배 이상 증가하는 실험적 증거들로부터 작은 분자로 분해됨을 확인할 수 있다.^[12] 기체의 압력은 분자의 수에 따라 증가하므로 하나의 큰 분자가 작은 여러 개의 분자로 분해됨에 따라 챔버 압력이 증가하는 것이다. Se-reservoir 온도가 280 °C이고 크래커의 온도가 1000 °C일 때 Se-dimer의 분압은 크래커의 온도가 600 °C일 때보다 65배 더 증가했으며, dimer의 분압은 monomer의 1.4배였다.^[14]

그림 2(b)에 의하면, 효과적으로 S-분자가 분해되는 조건(S-크래커 온도: 1000 °C)에서 성장한 MoS₂ 박막이 그렇지 않은 조건(400 °C)에 비해 Raman peak 세기가 더 강했으며, 분해된 S-분자가 많이 공급되는 조건에서는 250 °C의 낮은 기판 온도에서도 MoS₂ 박막이 성장함을 알 수 있다.^[13] MoSe₂, WSe₂ 등에 대해서도 유사한 수준의 결과를 얻을 수 있는데, 특히 셀

Fig. 3. Electrical characteristics of MoS₂ field-effect transistor with ion-gel gate dielectric layer (a) drain current-drain voltage curves (b) drain current-gate voltage curves.^[12]

렌화를 통한 WSe₂의 성장은 MoSe₂보다 훨씬 높은 에너지를 요구하므로 크래커의 효과가 더 중요하다고 할 수 있다.

그림 3에는 본 그룹에서 개발한 방법으로 성장한 6 nm MoS₂ 박막을 채널층으로 하고, 이온젤을 유전막으로 사용하여 제조한 전계효과 트랜지스터(field-effect transistor, FET)의 전기적 특성을 소개하였다.^[12] 특성곡선에서 보는 바와 같이 약 9층으로 구성된 MoS₂ FET 소자는 59.8 cm²/Vs의 우수한 이동도와 10⁵의 점멸비를 나타내었다.^[12]

하지만, 채널층과 전극들의 식각 공정, top 게이트 형성 등의 후속 공정에서 채널층이 열화되는 문제는 여전히 숙제로 남아있다. 이를 개선하기 위한 연구도 수행 중인데, 특히 소스, 드레인 전극과 채널층 사이에 중간층을 삽입하거나 TMDC 층의 구조를 국부적으로 변형시킬 때 효과적으로 접촉저항이 개선되는 결과를 얻을 수 있다.^[15,16] 2D 소재들의 공통된 문제는 후속공정 또는 측정 중에 특성이 열화되는 등 안정성이 다소 미흡하다는 것인데, 이를 해소하기 위한 device passivation 연구들도 국내외 연구그룹들과 공동으로 수행한 바 있다.^[17] 이러한 연구주제들은 앞으로 2D 소재들의 상용화를 위해서는 반드시 해결해야 하는 숙제들로서, 원인을 정확히 이해하고 해결

Fig. 4. Technical issues on transparent graphene electrode for OLED display technologies.

을 위한 다양한 접근 방법의 시도를 위해서는 출연연과 대학들과의 보다 긴밀한 공동 연구가 필요할 것이다.

그래핀 투명 전극을 적용한 OLED 디스플레이 패널 기술

그래핀은 높은 가시광 투과율과 전기전도성, 그리고 우수한 기계적 특성을 기반으로 한 유연성을 동시에 가지고 있어 플렉서블 OLED 디스플레이의 투명전극 소재로 관심을 받고 있다. 그래핀을 OLED 디스플레이 기술에 적용하기 위해서는 그림 4와 같이 전기적, 광학적, 공정적 이슈에 대한 심도 있는 연구가 필요하다. 지금까지 발표된 다수의 연구 결과들은 그래핀 투명전극의 전기적·광학적 특성에 대해 초점이 맞춰져 왔으며, 그래핀이 기존 ITO 투명전극을 대체할 수 있는 가능성을 제시하였다.^[18,19] 우수한 투명전극 특성을 가지고 있는 그래핀을 실제 디스플레이 패널에 적용하기 위해서는 디스플레이 픽셀(pixel) 형성을 위한 패턴 기술의 개발이 중요하다.^[20] 디스플레이 패널은 수백만 개의 픽셀로 구성되어 있으며, 각각 단위 픽셀은 수십에서 수백 마이크로미터 사이를 갖는다.

현재 디스플레이 생산공정에서는 높은 집적도를 갖는 픽셀 어레이(pixel array)를 정확한 규격에 맞게 형성하기 위해 포토리소그래피(photo-lithography) 공정을 사용하여 투명 전극 패턴을 형성한다. 그래핀이 실제 디스플레이 패널 기술에 적용되기 위해서는 대면적으로 성장한 후 기판에 전사하고, 포토리소그래피 공정으로 픽셀 패턴이 가능해야 한다. 그러나 그래핀은 접촉되는 하부 기판과 반데르발스 힘(van-der Waals force)에 의한 약한 접착력을 가지고 있어 외부 힘에 의해 쉽게 손상되는 것으로 알려져 있다.^[21-23] 게다가 그래핀의 기판 전사 공정 시 그래핀과 기판 계면 사이에서 발생하는 미세 기공(air-pore)은 그래핀의 접착력을 더 취약하게 하며, 용액 공정에서 그래핀 손상을 발생시킬 수 있다. 그림 5는 실제 포토리소그래피 패턴 공정 중에 발생하는 그래핀 손상의 예를 보여준다. 패턴

Fig. 5. Graphene damage from the photolithography patterning process (left/center) and influence of graphene damage on the actual emission of OLED (right).^[24]

Fig. 6. The concept of improvement in adhesion between graphene/substrate (right), the effect of liquid bridging treatment (left) and its process flow (bottom).^[24]

공정 중, 세정 및 현상 공정 단계에서 그래핀이 유기용매 및 수분에 장시간 노출될 때, 그래핀 표면 결함 및 그래핀/기판 계면 사이로 수분이 침투하게 되면 그래핀을 손상시키며, 이때 손상된 그래핀은 디스플레이 소자의 전기·광학적 특성을 열화시킨다.^[24]

포토리소그래피 패턴 공정 중에 발생하는 그래핀 손상을 방지하기 위해 ETRI에서는 liquid bridging treatment 표면처리 공정을 개발하여 그래핀의 접착력을 향상시켰다. 그래핀과 기판 계면에 존재하는 미세 기공은 그래핀의 접착력을 감소시키

REFERENCES

- [20] J. Moon, J.-W. Shin, H. Cho, J.-H. Han, N. S. Cho, J. T. Lim, S. K. Park, H. K. Choi, S.-Y. Choi, J.-H. Kim, M.-J. Maeng, J. Seo, Y. Park and J.-I. Lee, *Diam. Relat. Mater.* **57**, 68 (2015).
- [21] Y. He, W. F. Chen, W. B. Yu, G. Ouyang and G. W. Yang, *Sci. Rep.* **3**, 2260 (2013).
- [22] W. Jung, J. Park, T. Yoon, T.-S. Kim and C.-S. Han, *Small* **10**, 1704 (2014).
- [23] J. S. Bunch and M. L. Dunn, *Solid State Commun.* **152**, 1359 (2012).
- [24] J.-W. Shin, J.-H. Han, H. Cho, J. Moon, B.-H. Kwon, S. Cho, T. Yoon, T.-S. Kim, M. Suemitsu, J.-I. Lee and N. S. Cho, *2D Materials* **5**, 014003 (2017).

Fig. 7. Process flow of flexible graphene OLED panel.^[25]

Fig. 8. Graphene pixel pattern and actual graphene pixel OLED emission.

는 동시에 패턴 공정 중에 수분이 침투할 수 있는 경로를 제거할 수 있다. 그림 6과 같이 ETRI에서 개발한 표면처리 기술을 그래핀에 적용하면 계면 사이의 미세 기공이 감소하여 그래핀 표면 조도가 약 4배 이상 감소하고, 그래핀의 표면 에너지가 약 2배 향상된다. 또한, 포토리소그래피 공정 중, 그래핀 손상 없이 디스플레이에서 요구하는 패턴을 형성할 수 있다.

ETRI에서 개발한 그래핀 투명전극 기술과 플렉서블 OLED 디스플레이 기술의 공정 적합성 평가를 위한 실장 테스트를 진행하였다. 그림 7과 같이 AM(active matrix)-OLED와 유사 구조를 묘사하기 위해 박막 트랜지스터(thin-film transistor, TFT) 대신 금속 보조 배선을 적용하였으며, 이외의 부분에서는 실제 양산에서 사용되는 공정 및 구조를 적용하였다.

본 연구에서는 면 저항 약 $65 \Omega/\text{sq.}$, 투과도 약 90%의 4층 그래핀을 사용하였다. 그래핀 필름은 공동연구기관인 한화 에어로스페이스에서 CVD 방법으로 성장 후, 열 박리 필름(thermal release film) 방법으로 디스플레이 기판에 전사하였으며, ETRI에서 개발한 표면처리와 포토리소그래피 공정으로 $170 \mu\text{m} \times 300 \mu\text{m}$ 크기의 픽셀 패턴을 형성했다. 그림 8에서 보는 바와 같이 그래핀 픽셀 어레이의 OLED 소자 구동 시, 각각의 픽셀은 균일 밝기로 이미지 손상 없이 점등되었다. ETRI의 이 연구 결과는 그래핀 투명전극이 실제 양산 OLED 디스플레이에 충분히 적용 가능함을 잘 보여주고 있다.^[25]

ETRI는 그래핀 투명전극을 적용한 OLED 디스플레이 패널 시제품 제작을 통해 그래핀의 디스플레이 시장 진입 가능성을 높이기 위한 노력을 해왔다. 2015년 세계 최초 그래핀 OLED

패널을 시작으로 2017년에는 세계 최대 크기인 2세대 급 그래핀 OLED 패널 시연에 성공하였다. 또한, 2018년에는 그래핀 전극을 적용한 세계 최초 플렉서블 OLED 디스플레이 패널을 제작하였다(그림 9). 이러한 ETRI의 노력은 그래핀의 디스플레이 적용 가능성을 높였으며, 국내 디스플레이 및 그래핀 소재 기술의 우수성을 국내외에 홍보할 수 있는 기회를 마련하였다. ETRI는 더 나아가 2019년에 세계 최초 QVGA 급 플렉서블 그래핀 AMOLED 디스플레이 패널 기술을 발표하였다(그림 10).^[26] 앞선 연구에서 그래핀 투명전극의 디스플레이 적용 가능성을 확인한 것에서 더 나아가, 실제 양산에서 사용되는 AMOLED 시제품 구조에 그래핀을 적용함으로써 그래핀 투명전극의 디스플레이 양산 가능성을 확인한 성과라 할 수 있다.

이와 같이, ETRI는 그래핀의 연구 수준을 획기적으로 높이고 소재의 균일도, 공정성, 그리고 OLED 구조 적용까지 많은 문제들을 극복하는 기술을 개발하여 향후 그래핀 전극의 활용 가능성을 한 차원 높였다. 또한, 세계 최초로 그래핀을 플렉서블 디스플레이 핵심 소재로 적용함으로써 경쟁력과 차별화할 수 있는 디스플레이 기술을 확보하고, 이를 통하여 플렉서블 디스플레이가 적용된 새로운 형태의 웨어러블 디바이스 등의 기술 개발에도 기술적 우위를 확보할 수 있는 기폭제로 작용할 것으로 기대된다.^[20,24,26]

Na⁺ 이온을 이용한 2D 소재의 고수율 액상 박리와 메모리 소자 응용

2D 소재는 단결정 벌크로부터 외부력에 의해 쉽게 한층한층 박리되는 특성을 가지고 있다. 이러한 특성 때문에 파우더 형태의 단결정 벌크들을 용액 내에 분산시켜 산화반응, 초음파 처리 등을 통해 작은 2D 나노시트들을 박리해 낼 수 있다. 2D 나노시트를 용액상에서 박리하는 공정에서는 고수율 확보와 물성 유지가 중요하다. 일례로, 그래핀을 산화반응을 통해 박리하면 산화그래핀(graphene oxide, GO) 나노시트를 고수율로 얻을 수 있지만, 이를 다시 환원하여 그래핀 특성을 완전히 회복하는 것은 어렵다. 그러므로 물성을 잘 유지하면서 고수율로 박리하는 연구는 매우 중요하다.

2D 나노시트들은 균일한 막 형성이 필요한 전자소자보다는

REFERENCES

- [25] J.-W. Shin, H. Cho, B.-H. Kwon, J.-H. Han, K. M. Lee, J.-H. Yang, C.-W. Byun, J.-I. Lee, J. Moon and N. S. Cho, SID 2018 digest, 415-417 (2018).
- [26] O. E. Kwon, J.-W. Shin, H. Oh, C.-M. Kang, H. Cho, B.-H. Kwon, C.-W. Byun, J.-H. Yang, K. M. Lee, J.-H. Han, N. S. Cho, J. H. Yoon, S. J. Chae, J. S. Park, H. Lee, C.-S. Hwang, J. Moon and J.-I. Lee, J. Inf. Disp. Accepted (2019).

Fig. 9. ETRI's graphene OLED display panel technology.

Fig. 10. Prototype AM-graphene OLED display panel.^[26]

파우더 형태로 활용하는 에너지 저장소자, 바이오 소자, 코팅 등에 활용되고 있다. 반면, ETRI에서는 물성 변화를 동반하지 않는 고수율 용액상 박리기술과 이를 고분자 물질과 복합하여 막을 형성, 소자를 제조하는 연구를 수행하고 있다. 환경에 유해하지 않은 수용액에서 물성의 열화 없이 박리하기 위해서는 계면활성제 등을 첨가해서 표면장력을 줄여주어야 하는데, 이는 그래핀, 2D TMDC 소재들이 소수성을 가지고 있기 때문이다. 본 연구 그룹에서는 에틸 알코올 등을 가하여 표면 장력을 감소시킬 경우, 기존 보고된 양보다 훨씬 적은 양의 계면활성제를 사용해도 그래핀, 2D TMDC 나노시트들이 고수율로 박리되며, 물성이

Fig. 11. (a) The concentration of exfoliated graphene in the dispersion solution and (b) the behaviors of surfactant with respect to the SDS concentration.^[27]

잘 유지되는 것을 보고하였다.^[27,28] 이 연구 결과는 물의 표면장력을 적절한 수준까지 낮추기 위해 계면활성제의 양이 micelle이 형성되기 시작하는 critical micelle concentration(CMC) 이상이여야 한다는 기존의 연구결과들과는 다르게 unimer 상태의 계

Fig. 12. (a) Schematics of unimer-assisted exfoliation of MoS₂ and (b) TEM image and electron beam diffraction pattern of MoS₂ nanosheets on Cu grid.^[28]

면활성제 분자들을 이용해 보다 효과적으로 2D 나노시트를 박리해낼 수 있음을 잘 보여주었다. Sodium dodecyl sulfate(SDS)를 계면활성제로 이용한 연구결과로서, 그림 11에 SDS 농도에 따라 그래핀 박리 수율이 변화하는 양상(a)과 계면활성제의 거동을 묘사한 그림(b)을 제시하였다. I 영역은 surface aggregation concentration(SAC)보다 저농도 조건, II는 SAC와 CMC 중간 농도 영역, III 영역은 CMC보다 고농도인 조건으로서, 통상 박리 공정을 수행하는 농도이다. 하지만, ETRI는 표면장력에 영향을 주는 알코올을 소량 첨가하여 SAC 근처에서 기존 조건에 비해 훨씬 고농도로 박리하는데 성공하였다.^[27]

F-18과 같은 다른 종류의 계면활성제를 사용하더라도 유사한 결론을 얻을 수 있는데, unimer가 MoS₂의 박리에 관여하는 과정을 그림으로 설명한 개념도와 이 방법으로 박리한 매우 얇은 나노시트를 TEM으로 촬영한 사진을 그림 12에 소개하였다.^[28]

한편, Li⁺ 이온의 intercalation을 이용한 액상박리 기술이 고수율로 2D TMDC 소재 나노시트를 얻는 데에 매우 유망한 기술로 보고된 바 있다.^[29] 하지만, Li⁺ 이온 화합물은 물에서 매우 불안정하므로 통상 유기용제를 사용해야 하고, TMDC의 변성을 동반한다.^[30,31] 이에 반하여 우리 그룹에서는 환경친화적이며, 산화를 동반하지 않는 박리기술을 연구하고자, 수용액 상에서 Li⁺ 이온 대신 Na⁺ 이온을 이용하는 고수율 박리기술을 개발하였다.^[32] 또한, 이 방법으로 얻은 고농도 나노시트 수분 산액에 수용성 고분자를 용해시켜 복합체를 형성하고 이를 이

Fig. 13. (a) XRD data of MoS₂ nanosheets exfoliated with and without Na⁺ ion, compared to that of MoS₂ powder. (b) Mo⁴⁺ 3d photoelectron spectrum and (c) S 2p photoelectron spectrum of MoS₂ exfoliated with Na⁺ ion.^[32]

용해 메모리 소자를 제조하였다.^[32]

무해한 수용성 염인 소금(NaCl)을 첨가함으로써 Na⁺ 이온을 쉽게 얻을 수 있는데, 이를 이용해 MoS₂ 나노시트를 박리한 결과를 그림 13에 요약하여 제시하였다. 먼저 그림 13(a)의 X-ray diffraction(XRD) data는 Na⁺ 이온이 첨가되었을 때 단 일층의 MoS₂ 나노시트가 얻어짐을 보여주고 있고, 그림 13(b), (c)의 X-ray photoelectron spectroscopy(XPS) 결과들은 이 공정으로 박리한 MoS₂ 나노시트들의 화학적 결합상태가 변하지 않았음을 잘 보여주고 있다.^[32] Na⁺ 이온은 박리 후 간단한 물 세척만으로 완전히 제거된다.

박리한 나노시트들은 직경이 수십 nm-수 μ m 정도이므로 그 자체만으로 전자소자를 제조하기에는 무리가 있고, 기판 위에 균일하게 도포하기도 어렵다. 그래서, 본 연구 그룹에서는 MoS₂,

REFERENCES

- [27] C. Yeon, S. J. Yun, K. S. Lee and J. W. Lim, Carbon **83**, 136 (2015).
- [28] C. Yeon, I. Lee, G.-H. Kim and S. J. Yun, Langmuir **33**, 1217 (2017).
- [29] X. Fan, P. Xu, D. Zhou, Y. Sun, Y. C. Li, M. A. T. Nguyen, M. Terrones and T. E. Mallouk, Nano Lett. **15**, 5956 (2015).
- [30] A. Ambrosi, Z. Sofer and M. Pumera, Small **11**, 605 (2015).
- [31] F. Xiong, H. Wang, X. Liu, J. Sun, M. Brongersma, E. Pop and Y. Cui, Nano Lett. **15**, 6777 (2015).
- [32] C. Yeon, S. J. Yun, J. Yang, D.-H. Youn and J. W. Lim, Small **14**, 1702747 (2018).

Fig. 14. (a) Current-voltage characteristic curve of WS_2 -PVA memory device showing WORM operation and (b) characteristic curve showing 'write' mechanism (Off $\rightarrow$ On). (c) Current stability in Off-state and On-state (inset: a WORM memory device array on transparent substrate and LEDs displaying 'ETRI' that was received from the WORM device).^[32,33]

WS_2 등의 2D 나노시트 수분산액에 수용성 고분자인 poly-vinylalcohol(PVA)을 첨가하여 나노시트-고분자 복합용액(미량의 계면활성제 포함)을 제조하고, 이를 스핀코팅 공정으로 기판 위에 도포하여 메모리 소자를 제조하였다. 그림 14에 WS_2 -PVA 복합체 메모리 소자의 동작특성을 소개하였다.^[32] 이 소자는 그림 14(a)에서 보는 바와 같이 한번 'Write' 하고 나면 'Reset'이 되지 않는 write-once-read-many times(WORM) 메모리 특성을 나타내었다. 그림 14(b)의 $\ln J$ - $\ln V$ 특성곡선을 살펴보면, 메모리 동작 특성에 관여하는 메커니즘을 짐작할 수 있는데, $\ln V=0.5$ V 이하에서는 기울기가 1(Ohmic 거동)이며, 좀 더 큰 전계가 가해지면 기울기가 7로 급격히 증가한다.^[32] 이렇게 큰 기울기 값은 금속-반도체-금속의 구조를 가진 소자에서 space charge limited conduction이 관여함을 의미한다. 이와 같은 메커니즘에 의해 data를 기록한 후, 이 상태의 안정성을 시험한 결과를 그림 14(c)에 제시하였다. 그림에서 보는 바와 같이 ON-state, OFF-state 모두 안정적으로 잘 유지되었다.^[32] 그림 14(c)에는 또한, 투명 유리 기판 위에 WORM 메모리 소자를 제조하고 데이터를 입력하여, 수백회 이상 반복하여 'ETRI'가 LED로 디스플레이되는 것을 촬영한 사진을 inset으로 소개하였다.^[33]

이와 같이 2D 나노시트-고분자 복합체를 이용한 소자들의 경우, 기존 Si 반도체의 대체를 목표로 한 고품질 트랜지스터 응용과는 별도로 간단하고 저렴한 메모리, 센서 등에 많이 이용될 것으로 기대한다. 특히 유연한 플라스틱 기판 위에 투명하게 제조할 수 있으므로 새로운 시장의 개척이 가능할 것으로 보인다.

결론

당초 2D 소재들은 기존 반도체들을 대체할 수 있는 신소재로서 큰 관심을 받아왔다. 그래핀에 이어 2D TMDC 소재들에 대한 연구들이 국내외 많은 연구그룹들에 의해 수행되고 있고, 우수한 연구결과들과 신기능성들이 보고되고 있다. 하지만, 조

속한 상용화의 요구가 매우 큰 것에 비해, 기존 상용 반도체들을 대체할만한 2D 반도체 소재가 아직 특정되지 못하고 있고, 2D 반도체 소자에 적합한 절연체, 금속 소재, 제조 공정 기술들이 요구 수준에 도달하지 못하고 있어서, 상용화 면에서는 여전히 기대에 미치지 못하고 있는 것이 사실이다. ETRI는 이러한 요구에 부응할 수 있도록, 그래핀, TMDC 등 2D 소재들의 기초물성 연구에서 그 범위를 확장하여 FET, AMOLED, photovoltaics, 메모리 소자 등에 적용할 수 있는 대면적 합성 기술, 공정 기술들을 개발하고 있으며, 관련 내용들을 본 원고에서 주로 기술하였다. 2D 소재들이 실제 소자에 적용, 제품화되기 위해서는 우수한 소재의 개발과 함께 필수적으로 대면적 성장 기술, 적합한 주변 소재의 발굴, 제조 공정 기술이 생산 수준에 도달하여야 한다. 이를 위해서 출연연, 학계에서 협력하여 그 실현 가능성을 보여주는 연구들을 체계적으로 수행해야 한다. 또한, 이에 따른 성공적인 상용화는 기초연구를 더욱 활성화시킬 것이므로, 인력과 기술개발의 선순환적인 투자와 발전이 이루어질 것으로 기대한다.

감사의 글

이 원고는 2019년도 정부(과학기술정보통신부)의 재원으로 정보통신기획평가원의 지원(No. 2016-0-00576, 차세대 신기능 스마트디바이스 플랫폼을 위한 대면적 이차원소재 및 소자 원천기술 개발)과 2019년도 정부(산업통상자원부)의 재원으로 한국산업기술평가관리원의 지원을 받아 수행된 연구(No. 10044412, 그래핀 소재의 OLED 투명전극과 박막봉지 적용을 위한 OLED 패널 기술 개발)입니다.

REFERENCES

- [33] J. Yang, C. Yeon, H. Kang, H.-J. Chai and S. J. Yun, ENGE 2018 (Jeju, Korea).