FIATAL MŰSZAKIAK TUDOMÁNYOS ÜLÉSSZAKA

Kolozsvár, 1998. március 20-21.

JELPROCESSZOR ÉS PROGRAMOZHATÓ CELLÁK ILLESZTÉSE

Szerző: Kiss József Ákos harmadéves villamosmérnök hallgató

Miskolci Egyetem Informatikai Intézet Automatizálási Tanszék

e-mail: vajo@mazsola.iit.uni-miskolc.hu

Abstract: Digital Signal Processing have known in recent years an exponential grow. Digital Signal Processors (DSPs) can be found almost in every application. With the introduction of Field Programmable Gate Arrays (FPGAs) a real competition started in the signal processing market. This paper tries to show a possible connection between a Texas Instruments DSP and a Xilinx FPGA.

Sometimes FPGAs are much faster than DSP in some applications. Using a DSP and an FPGA XC4000 some applications may run faster than if they would use only DSP or only FPGA.

Kulcsszavak:

Digital Signal Processing (DSP), Field Programmable Gate Array, Xilinx FPGA, reconfigurability

1. Bevezetés

A feladat olyan kapcsolás megvalósítása, amely lehetővé teszi két különböző áramkör között az adatátvitelt.

A kapcsolatban szereplő egyik áramkör egy digitális jelprocesszort tartalmaz, amely a TEXAS INSTRUMENTS által gyártott TMS 320C50 típusú STARTER KIT.

A kapcsolatban szereplő másik áramkör, amely tulajdonképpen egy koprocesszor szerepét tölti be, az a XILINX által gyártott XC4000E típusú FPGA (Field Programmable Gate Array).

A feladat megvalósításához nélkülözhetetlen a fent említett áramkörök ismertetése, így a továbbiakban közlök róluk néhány fontos tudnivalót.

2. DSP (Digital Signal Processing) jellemzői

Egy digitális jelfeldolgozó processzorral szemben támasztott legfontosabb követelmény, hogy nagymennyiségű mintavételezett adatot tudjon hatékonyan kezelni és a szükséges aritmetikai műveleteket végrehajtsa valós idejű feldolgozásban. Ez természetesen jellemző a TMS320-as családra is, melynek főbb jellemzői a következők.

Harvard architektúra: A Neumann architektúrával ellentétben itt külön van választva a program és adat memória, melynek eredményeképpen átlapolt utasítás végrehajtás (pipeline) lehetséges.

Pipeline: A Harvard architektúra következtében az utasítás lehívás, dekódolás, címkidolgozás és végrehajtás ciklusok átlapolásával lehetséges, ami lehet 2, 3 vagy 4 szintű is.

Hardware szorzó egység: A digitális jelfeldolgozó processzorok a hagyományos aritmetikai egység mellett egy hardware szorzó egységgel is rendelkeznek, melyek képesek 16, 24 illetve 32 bites szorzást egy ciklus alatt elvégezni.

Rövid utasítás ciklus idő: A processzorok rövid utasítás ciklus idővel rendelkeznek, a fejlett előállítási technika következtében. Ez a végrehajtási idő egyik processzornál sem haladja meg a 200 ns-t.

3. Az XC4000E programozható gate-array áramkör

A XILINX FPGA (Field Programmable Gate Array) áramkörök gazdaságosan alkalmazhatók ott, ahol gyors és komplex digitális rendszerekre van szükség.

Legfontosabb részei a következők:

- konfigurálható logikai tömbök (CLBs - Configurable Logic Blocks), melyek a logikai kapcsolatokat valósítják meg (1. ábra)

- ki/bemeneti blokkok (IOBs - Input/Output Blocks), melyeknek az a feladatuk hogy megteremtsék a kapcsolatot a kivezetések és a belső logika között. (2. ábra)

- programozható kötések (Programmable Interconnect), melyek programozható kapcsolókkal vannak megoldva, ezekkel valósítjuk meg a belső összeköttetéseket.

4. Az áramkörök összekapcsolása

A különböző szűrők egyenletei és a Fourier transzformációk számításigényes algoritmusok. A számítások elvégzéséhez rendelkezésünkre kell, hogy álljon a megfelelő feladathoz tartozó bittérkép, amit a Starter Kit memóriájában tárolunk el. A kapcsolás működését a BENCHMARK teszttel ellenőrizzük, mégpedig úgy, hogy a DSP-t felprogramozva mérjük a feladat végrehajtásának idejét, majd összekötjük a két áramkört (3. ábra) és úgy is lefuttatjuk a programot, hogy bizonyos számításokat a XILINX végezzen el, majd a mért időket összehasonlítva levonjuk a megfelelő következtetéseket.

A TMS320C50-es jelprocesszor 16 bites adat és címvezetékkel rendelkezik. Így a Xilinx-el való adatcserében az adat és címvezeték 16 bites lesz. Az adat kiírását, illetve olvasását az R/-W vezeték engedélyezi. A kommunikáció vezérléséhez szükséges óralelet a DSP ClkOut1 kivezetése szolgáltatja. A perifériák (így a programozható tömbbel is) kiválasztásában a következő vezérlőjeleket használjuk még: -Strb jelzi a külső adatcserét; -IS jelzi, hogy ki/bemeneti perifériaként kezeli a DSP az FPGA áramkört.

5. Következtetések

Bár az XC4000-es áramkörök újrakonfigurálhatóság szempontjából nem vehetik fel a versenyt az XC6000-es sorozattal, mégis reményeink szerint az oktatásban nagyon jól lehet majd használni jelfeldolgozási algoritmusok megvalósítására és bemutatására. Ugyan a 4000-es sorozat nem támogatja a "Hardver objektumos technológiát" mégis az áramkör újrakonfigurálható és sebességben felveszi a versenyt a DSP jelprocesszorokkal.

Felhasznált Irodalom

1. TMS320C50 hardware kézikönyv, Texas Instruments, 1994
2. XAPP 064 Interfacing XC6200 to Microprocessors.
3. Róde Péter: EPROM emulátor a Xilinx áramkörökhöz, Szakodlogzat, Miskolc, 1994

Név: Kiss József Ákos harmadéves villamosmérnök hallgató

Munkahely: Miskolci Egyetem Informatikai Intézet Automatizálási Tanszék

Cím: Miskolc-Egyetemváros

Telefon/fax: + 36 46 377-676 / + 36 46 431-822