Сложнофункциональный блок сетевого коммутатора Ethernet для радиорелейной системы связи

Р.С. Кобяков^{1,2}, А.А. Шевченко¹, М.В. Махлышев¹, Р.О. Масленников¹

¹ООО «Радио Гигабит», г. Нижний Новгород

²Нижегородский государственный университет им. Н.И. Лобачевского, г. Нижний Новгород,

roman.kobyakov@radiogigabit.com

Аннотация — В статье рассматривается разработка сложнофункционального блока трехпортового сетевого коммутатора Ethernet для реализации на ПЛИС. Коммутатор предназначен для внутриканального управления радиорелейной станцией и объединения внешнего сетевого интерфейса, интерфейса данных радиомодема и сетевого интерфейса центрального процессора. Блок коммутатора поддерживает скорости передачи данных 10/100/1000 Мбит/с, коммутацию Ethernet кадров на канальном уровне на основе MAC адресов, технологии виртуальных сетей (VLAN) – IEEE 802.1Q и port-based. При разработке коммутатора учтены особенности архитектуры РРС и характеристики передаваемых данных с целью минимизации объема используемых ресурсов ПЛИС. Представлено описание требований, архитектуры и особенностей аппаратной реализации коммутатора, а также схемы его интеграции в состав «системы-на-кристалле». Для разработанного сложнофункционального блока приведены характеристики использования аппаратных ресурсов ПЛИС и результаты тестирования.

Ключевые слова — СФ-блок, сетевой коммутатор Ethernet, ПЛИС, система на кристалле, радиорелейная система связи.

1. ВВЕДЕНИЕ

Радиорелейные системы связи широко применяются в существующих и перспективных сетях передачи данных. При этом реализация цифровой части радиорелейной станции (РРС), как правило, выполняется на программируемых логических интегральных схемах (ПЛИС) и использует архитектуру «системы-на-кристалле» (СнК), объединяющую центральный процессор (ЦПУ) и различные периферийные аппаратные блоки. Основным таким блоком является цифровой радиомодем, обеспечивающий широкополосную передачу и прием данных в радиоканале. В качестве внешнего сетевого интерфейса в РРС наиболее часто применяется интерфейс сети Ethernet 0, поддерживающий передачу данных со скоростью до 1 Гбит/с. Поэтому в состав СнК, как правило, включается аппаратный блок Ethernet MAC (Medium Access Control).

Управление РРС производится (аналогично другому сетевому оборудованию) удаленно с применением специализированных приложений, выполняемых на ЦПУ станции и использующих различные сетевые

протоколы, такие как SNMP, Telnet и др. При этом возникает необходимость в отдельном управляющем сетевом интерфейсе для ЦПУ, который также должен быть подключен к физической среде Ethernet. В РРС возможны два варианта организации такого доступа процессора к Ethernet сети. Первый вариант подразумевает использование отдельного физического интерфейса. В этом случае трафик данных и служебный трафик передаются по двум физически независимым каналам. При этом управляющий интерфейс называется внеканальным (outband).

Второй вариант использует единый физический интерфейс Ethernet для передачи данных и управления РРС. При этом оба типа трафика передаются по одному каналу, но так как данные управляющих приложений ЦПУ занимают малую часть от общей полосы пропускания Ethernet интерфейса, то влияние на скорость передачи данных оказывается несущественным. Такой подход к управлению РРС называется внутриканальным (inband). Преимуществом внутриканального подхода является отсутствие необходимости организации второго физического интерфейса Ethernet. Однако реализация внутриканального управления требует использования сетевого коммутатора в составе РРС. Коммутатор производит распределение Ethernet кадров между интерфейсом радио, внешним сетевым интерфейсом и ЦПУ.

Ethernet коммутатор может быть реализован путем использования специализированной микросхемы, что имеет такие недостатки как увеличение стоимости системы и необходимость использования двух физических Ethernet интерфейсов между ПЛИС и микросхемой коммутатора. Альтернативой является использование аппаратного СФ-блока коммутатора в составе СнК ПЛИС. При этом применение интегрированного коммутатора в составе СнК РРС может значительно увеличить общий объем занимаемых аппаратных ресурсов. Уменьшение объема используемых ресурсов возможно путем оптимизации архитектуры коммутатора с учетом специальных требований РРС и особенностей передаваемых данных. Разработка такого Ethernet коммутатора для использования в составе СнК РРС и оптимизированного для минимизации потребляемых аппаратных ресурсов рассматривается в данной статье.

II. ТРЕБОВАНИЯ К СЕТЕВОМУ КОММУТАТОРУ PPC

На рис.1 представлена общая схема сетевой части PPC, включающая сетевой коммутатор Ethernet.

Рис. 1. Общая схема сетевого интерфейса PPC

Радиомодем производит передачу и прием кадров данных через беспроводной канал связи. Внешний Ethernet интерфейс обеспечивает доступ к физическому уровню сети Ethernet. ЦПУ осуществляет контроль станции и взаимодействие с удаленными системами управления. Сетевой коммутатор производит распределение Ethernet кадров между интерфейсами трех указанных блоков, подключенных к его портам. Передача данных между коммутатором и остальными блоками выполняется по шине AMBA AXI4-Stream 0.

К сетевому коммутатору PPC предъявляются следующие требования. Во-первых, коммутацию Ethernet кадров необходимо выполнять между тремя портами согласно технологии «прозрачного моста» на основе MAC адресов [3]. Во-вторых, максимальная скорость приема и передачи данных для каждого порта должна составлять 1 Гбит/с, а также должны поддерживаться скорости 10 Мбит/с и 100 Мбит/с. Скорости работы разных портов могут быть разные. Также необходима поддержка механизма контроля потока данных (Ethernet Flow Control) 0 для обеспечения передачи данных без потери кадров в том случае, если пропускная способность исходящего канала ниже, чем скорость поступления входящих данных на соответствующий порт. Дополнительно требуется поддержка виртуальных сетей (VLAN) согласно протоколу IEEE 802.1Q 0 и коммутация Ethernet кадров на основе VLAN тегов с возможностью их добавления и удаления «на лету» в процессе передачи данных. Кроме то-

го, необходима возможность программного определения логических связей между портами коммутатора по технологии порт-ориентированных виртуальных сетей (port-based VLAN).

У разрабатываемого коммутатора, используемого в составе SnK PPC, есть следующие особенности, которые могут быть учтены при оптимизации его аппаратной архитектуры. Во-первых, основной объем данных передается между радиомодемом и внешним интерфейсом Ethernet. Кадры внутриканального управления составляют малую часть от общего объема трафика. Также к порту ЦПУ подключено только одно сетевое устройство, использующее сообщения размера, не превышающего стандартный максимальный Ethernet кадр в 1518 байт. При этом априорное знание о единственном абоненте, подключенном к ЦПУ порту, допускает уменьшение размера коммутационной таблицы MAC, по сравнению с общим случаем трехпортового Ethernet коммутатора. Кроме того, приемник радиомодема имеет в своем составе буфер данных, в котором хранятся Ethernet кадры, что также может быть учтено при разработке коммутатора.

III. АППАРАТНАЯ АРХИТЕКТУРА СЕТЕВОГО КОММУТАТОРА

A. Общая архитектура коммутатора

Аппаратная архитектура сетевого коммутатора представлена на рис. 2. В состав сетевого коммутатора входят три входных порта, три выходных порта, коммутационная таблица, матрица межсоединений и регистровый файл.

Рис. 2. Аппаратная архитектура сетевого коммутатора

Каждый из входных портов выполняет прием Ethernet кадров, адаптивную буферизацию данных, распознавание Ethernet заголовков и извлечение кон-

трольной информации, необходимой для работы коммутационной таблицы. Кроме того, входной порт осуществляет поддержку функции контроля потока данных. Этот механизм обеспечивает защиту от переполнения буфера входного порта путем формирования запросов об остановке и возобновлении входящего потока данных, либо временно прекращая прием кадров, если остановка трафика невозможна. Для порта, подключенного к внешнему интерфейсу Ethernet, запросы на остановку и возобновление реализуются согласно Ethernet Flow Control протоколу 0. Если сетевое устройство, формирующее поток данных на внешний интерфейс Ethernet, поддерживает данный протокол, то прием кадров на данном порту выполняется без потерь.

Коммутационная таблица определяет номера портов, на которые должен быть отправлен принятый Ethernet кадр. Вычисление номера порта выполняется по алгоритму прозрачного моста 0 с учетом VLAN конфигурации 0 и логических связей между входными и выходными портами. При определении выходных портов учитываются MAC адрес получателя, идентификатор VLAN группы, а также номер входного порта, принявшего кадр.

Матрица межсоединений выполняет коммутацию (соединение) входных и выходных портов на основе решений коммутационной таблицы для передачи Ethernet кадров.

Выходной порт производит считывание Ethernet кадра из буфера входного порта согласно решению коммутационной таблицы и осуществляет контроль передачи Ethernet кадра на подключенный к нему сетевой интерфейс. В процессе передачи кадра может выполняться удаление, перезапись или добавление VLAN тега (согласно конфигурации порта), а также производится вычисление и замена контрольной суммы кадра, если данные в заголовке кадра при прохождении через коммутатор были изменены.

Управление параметрами сетевого коммутатора выполняется с помощью регистрового файла. Чтение и запись регистров производится ЦПУ по шине данных, использующей интерфейс AMBA AXI4-Lite 0. Через регистровый файл определяются общие настройки коммутатора, структура логических связей между портами (port-based VLAN), конфигурация VLAN IEEE 802.1Q, а также предоставляется доступ к статистике передачи данных через каждый порт.

В. Архитектура входного порта

На рис. 3 представлена аппаратная архитектура входного порта сетевого коммутатора. Обработку Ethernet кадров осуществляют следующие блоки входного порта коммутатора: контроллер записи, буфер данных, контроллер принятых кадров, анализатор заголовка и контроллер VLAN.

Разработанный коммутатор использует гибридную схему буферизации Ethernet кадров на входных портах. Данный алгоритм производит запись в память заголовка Ethernet кадра для анализа контрольной информа-

ции необходимой для работы коммутационной таблицы. После этого производится обращение к коммутационной таблице, которая определяет, на какие выходные порты должен быть передан кадр, и информирует каждый соответствующий выходной порт о наличии кадра для передачи. Если данный выходной порт свободен, то отправка данных начинается, не дожидаясь завершения приема кадра входным портом (частичная буферизация). Процедуры записи оставшейся части кадра и чтения уже принятых данных будут выполняться одновременно. В этом случае в памяти хранится только небольшая часть кадра. Запись всего кадра в память порта (полная буферизация) выполняется, только если выходной порт занят, либо скорость приема кадра ниже скорости его передачи выходным портом.

Рис. 3. Аппаратная архитектура входного порта

Контроллер записи управляет процессом размещения входящих Ethernet кадров в буфере данных, а также выполняет его защиту от переполнения.

Буфер данных является блоком памяти, используемым для хранения принятых Ethernet кадров, и поддерживает функцию множественного доступа на чтение содержимого выходными портами. Размеры буфера данных выбраны для каждого входного порта согласно особенностям, рассмотренным в разделе II. Буфер порта ЦПУ использует 4096 байт и позволяет одновременно располагать в нем два максимальных кадра размера 1518 байт так как ЦПУ не использует Ethernet кадры большего размера. Размер буфера данных входящего порта внешнего интерфейса Ethernet составляет 32768 байт, что позволяет хранить до трех кадров размера 9600 байт одновременно. 9600 байт является максимальным размером Ethernet кадра, поддерживаемым коммутатором. Входной порт радио действует 16384 байт под хранение данных. Размер буфера выбран таким образом, чтобы полностью записывать один кадр максимального размера 9600 байт, передаваемый по беспроводному каналу. Получение кадров, хранящихся в буфере данных радиомодема управляется входным портом с помощью механизма контроля потока. Если оценка свободного пространства

ва буфера радио порта меньше 9600 байт, то прием новых кадров временно прекращается до освобождения необходимого объема. Это позволяет задействовать память радиомодема, последовательно подгружая для выполнения коммутации кадры, принятые по беспроводному каналу.

Контроллер принятых кадров выполняет учет Ethernet кадров с определением и отслеживанием их текущего статуса, которое может принимать три состояния: принят, ожидает отправки, отправлен. Анализатор заголовка производит распознавание и извлечение из каждого кадра контрольной информации необходимой коммутационной таблице: MAC адреса получателя, MAC адреса отправителя, наличия VLAN тега согласно протоколу IEEE 802.1Q, номера VLAN группы. Контроллер VLAN выполняет обработку кадра согласно настройкам VLAN данного входного порта. Модулем принимается решение о дальнейшей передаче или фильтрации (отбрасывании) кадра в зависимости от режима работы порта и наличия VLAN тега.

С. Архитектура коммутационной таблицы

На рис. 4 представлена аппаратная архитектура коммутационной таблицы. Основными компонентами блока являются контроллер MAC адресов, таблица MAC адресов, контроллер VLAN групп, VLAN таблица и порт-ориентированный VLAN контроллер.

Рис. 4. Аппаратная архитектура коммутационной таблицы

В работе коммутационной таблицы используется алгоритм «прозрачного моста», определенный в стандарте IEEE 802.1D 0. Также на процедуру коммутации накладываются ограничения VLAN в соответствии со спецификацией IEEE 802.1Q 0 и логическими связями между портами коммутатора.

Для всех Ethernet кадров, которые не были отфильтрованы входными портами, коммутационной таблицей определяется номер или последовательность номеров выходных портов, через который текущий кадр будет передан далее. Результатом работы является коммутационный вектор *EgressPortVec*. Размерность данного вектора и всех рассматриваемых далее векторов равна трем (числу портов коммутатора), а каждый бит, принимая значения «0» или «1», определяет должен ли Ethernet кадр быть отправлен на порт с номером, равным его индексу.

Контроллер MAC адресов определяет порт назначения кадра согласно MAC адресу получателя. Результатом является вектор *ATVec* либо содержащий одну «1» и все остальные нули, если данный адрес не является широковежательным и был найден в таблице MAC адресов, либо все «1» в противном случае.

Таблица MAC адресов содержит соответствие между MAC адресом и номером порта, к которому подключено сетевое устройство с данным адресом. Размер таблицы MAC адресов составляет 2048 записей, что является достаточным для PPC с учетом априорного знания о единственном устройстве порта ЦПУ. Вся таблица разбита на 256 подтаблиц размера 8. Поиск в таблице производится комбинированным способом в два этапа. На первом этапе с помощью хеш-функции по MAC адресу вычисляется номер подтаблицы. На втором этапе в выбранной подтаблице производится линейный поиск MAC адреса.

Заполнение таблицы может производиться как аппаратным способом (путем обучения по коммутируемым Ethernet кадрам), так и через программный интерфейс регистрового файла. При аппаратном обучении выполняется поиск записи, соответствующей MAC адресу отправителя кадра. Если результат поиска отрицательный, то данный MAC адрес заносится в таблицу, а в соответствие ему ставится порт, который принял кадр.

Актуальность содержимого таблицы поддерживается на аппаратном уровне путем удаления неактивных MAC адресов, если соответствующие сетевые устройства в течение заданного периода не передавали или не принимали Ethernet кадры. Период «устаревания» таблицы MAC адресов определяется через регистровый файл и может варьироваться в диапазоне от нескольких секунд до десяти минут.

Контроллер VLAN группы производит определение подмножества портов, на которые может быть отправлен кадр с данным номером VLAN группы. Результатом является вектор *VlanVec*, где для портов, входящих в VLAN группу, соответствующие биты равны «1».

VLAN таблица определяет принадлежность портов коммутатора к VLAN группам. Размер таблицы равен максимальному числу VLAN групп и содержит 4095 элементов. Заполнение VLAN таблицы выполняется через программный интерфейс регистрового простран-

ства, оставляя за ЦПУ задачу конфигурации виртуальных сетей.

Порт-ориентированный VLAN контроллер определяет подмножество выходных портов, на которые с данного входного порта может быть передан кадр с учетом заданных логических ограничений (port-based VLAN). Результатом является вектор *InPortVec*, где ненулевые биты определяют номера выходных портов, связанных с данным входным портом.

Представленные выше блоки параллельно обрабатывают контрольную информацию Ethernet кадра, и результирующий коммутационный вектор *EgressPortVec* вычисляется операцией побитового умножения полученных векторов:

$$EgressVec = ATVec \& VlanVec \& InPortVec$$

Вычисленный таким образом вектор передается на все выходные порты, а также на входной порт, принявший кадр, для информирования о том, какие порты будут выполнять чтение данных. Если сетевое устройство с MAC адресом получателя подключено к порту, с которого кадр поступил на коммутатор, то *EgressPortVec* вектор будет содержать все нули, и кадр будет отфильтрован по окончании приема.

D. Архитектура выходного порта

Общая схема выходного порта коммутатора представлена на рис. 5. Блок выходного порта состоит из контроллера отправки кадра, контроллера VLAN и блока пересчета CRC.

Рис. 5. Аппаратная архитектура выходного порта

Управление передачей данных выполняется контроллером отправки кадра. Модуль производит чтение принятых Ethernet кадров из буфера данных входных портов и выполняет отправку по мере готовности подключенного сетевого интерфейса. С целью экономии аппаратных ресурсов выходной порт не имеет собственной памяти для хранения кадров. Удаление или изменение VLAN тега производится контроллером VLAN, если это требуется для данного кадра согласно VLAN правилам задействованных портов. Блок пере-

счета CRC выполняет вычисление и замену в передаваемых данных контрольной суммы Ethernet кадра.

IV. РЕЗУЛЬТАТЫ СИНТЕЗА И ТЕСТИРОВАНИЯ

Аппаратная реализация СФ-блока сетевого коммутатора выполнена с использованием языка описания цифровой аппаратуры Verilog HDL. Разработанный блок не использует какие-либо особенности и встроенные функции конкретной аппаратной платформы и может быть применен в СнК, реализуемых на различных технологиях ПЛИС и заказных интегральных схем.

Отладка и тестирование СФ-блока производилось на ПЛИС XC7Z020T семейства Zynq-7000 компании Xilinx, включающей программируемую логику с низким энергопотреблением и двухъядерный процессор ARM Cortex-A9 со встроенными периферийными модулями, такими как интерфейсы UART, Gigabit Ethernet MAC, контроллер памяти DDR и др. Наличие встроенного процессора с широким набором интерфейсных блоков, не использующих ресурсы ПЛИС, в сочетании с высокопроизводительной программируемой логикой позволяет рассматривать данное семейство микросхем в качестве целевой аппаратной платформы для радиорелейных систем связи. В табл. 1 представлены результаты синтеза рассматриваемого СФ-блока. Также для сравнения представлена оценка требуемых аппаратных ресурсов для СФ-блока коммутатора компании COMCORES аналогичной конфигурации. Результаты синтеза получены для ПЛИС Xilinx 7VX690TFFG1761-2 для корректности сравнения рассматриваемых блоков. Представленные результаты демонстрируют существенный выигрыш рассматриваемого СФ-блока сетевого коммутатора.

Таблица 1

Оценка использования аппаратных ресурсов ПЛИС Xilinx 7VX690TFFG1761-2

Тип элементов	Использовано, шт. (%)	
	Рассматриваемый СФ-блок	СФ-блок COMCORES
Регистры (Flip Flops)	5202 (0.006)	15391(1.78)
Таблицы истинности (LUT)	2588 (0.006)	22177(5.12)
Блоки памяти (BRAM)	21 (0.01)	61.5(4.18)

Тестирование разработанного блока производилось в составе PPC, использующей указанную ПЛИС. Передача данных в радиоканале выполнялась в дуплексном режиме со скоростью 1 Гбит/с в каждом направлении, дополнительно выполнялся мониторинг состояния радио соединения на основе SNMP сообщений, отправляемых ЦПУ PPC. Также производилось тестирование радиорелейного соединения согласно

спецификации RFC 2544 0 сетевым анализатором Метротек Беркут-ЕТ. Полученные результаты демонстрируют 100% передачу Gigabit Ethernet трафика и отсутствия потери пакетов в процессе тестирования на всех длинах Ethernet кадров. Кроме того было проведено успешное тестирование реализованной в коммутаторе поддержки технологии виртуальных локальных сетей (IEEE 802.1Q и port-based).

V. ЗАКЛЮЧЕНИЕ

В работе представлено описание аппаратной архитектуры и особенностей реализации СФ-блока сетевого коммутатора для радиорелейной системы связи (PPC). Разработанный блок является частью системы на кристалле PPC и обеспечивает коммутацию Ethernet кадров между встроенным ЦПУ, внешним Ethernet интерфейсом и цифровым радиомодемом на скорости до 1 Гбит/с. Адаптация архитектуры коммутатора под особенности сетевого интерфейса PPC и тип передаваемого трафика позволяет обеспечивать высокую производительность и необходимый сетевой функционал при относительно малом объеме используемых аппаратных ресурсов в сравнении с аналогичными решениями других производителей. Представленные результаты интеграции и тестирования в составе прототипа коммерческой PPC демонстрируют эффективность и промышленную применимость данного СФ-блока.

ЛИТЕРАТУРА

- [1] IEEE Standard for Ethernet," in IEEE Std 802.3-2012 (Revision to IEEE Std 802.3-2008) , vol., no., pp.1-3747, Dec. 28 2012
- [2] ARM AMBA Specification url: <http://infocenter.arm.com/help/index.jsp?topic=/com.arm.doc.set.amba/index.html> (дата обращения: 02.04.2018).
- [3] IEEE Standard for Local and metropolitan area networks: Media Access Control (MAC) Bridges," in IEEE Std 802.1D-2004 (Revision of IEEE Std 802.1D-1998) , vol., no., pp.1-281, June 9 2004
- [4] IEEE Standards for Local and Metropolitan Area Networks: Supplements to Carrier Sense Multiple Access With Collision Detection (CSMA/CD) Access Method and Physical Layer Specifications - Specification for 802.3 Full Duplex Operation and Physical Layer Specification for 100 Mb/s Operation on Two Pairs of Category 3 Or Better Balanced Twisted Pair Cable (100BASE-T2)," in IEEE Std 802.3x-1997 and IEEE Std 802.3y-1997 (Supplement to ISO/IEC 8802-3: 1996; ANSI/IEEE Std 802.3, 1996 Edition) , vol., no., pp.0_1-324, 1997
- [5] IEEE Standard for Local and metropolitan area networks-- Bridges and Bridged Networks," in IEEE Std 802.1Q-2014 (Revision of IEEE Std 802.1Q-2011) , vol., no., pp.1-1832, Dec. 19 2014
- [6] Bradner, S. 'Benchmarking terminology for net-work interconnection devices', Internet Engineering Task Force, Network Working Group, March 1999 url: <https://tools.ietf.org/html/rfc2544> (дата обращения: 02.04.2018)

Ethernet Switch IP-Core for Wireless Backhaul Systems

R.S. Kobyakov^{1,2}, A.A. Shevchenko¹, M.V. Makhlyshev¹, R.O. Maslennikov¹

¹Radio Gigabit, Nizhny Novgorod

²Nizhny Novgorod State University N.I. Lobachevsky, Nizhny Novgorod,

roman.kobyakov@radiogigabit.com

Abstract — This article presents design of a 3-port Ethernet switch IP-core for a point-to-point wireless backhaul system. The IP-core is dedicated for implementation of in-band management via switching of Ethernet frames between the external Ethernet interface, the data interface of the radio modem and the network interface of the CPU. The switch supports 10/100/1000 Mbps data rates and routes Layer-2 frames based on their Ethernet MAC addresses, virtual network identifiers (IEEE 802.1Q VLAN ID) and logical interconnections between Ethernet MAC interfaces (port-based VLANs). The switch architecture and FPGA hardware implementation features are presented.

The switch architecture is optimized for specific requirements of the in-band management application and characteristics of the transmitted traffic. The following main requirements are taken into account:

- Switching of the Ethernet frames between three ports based on MAC addresses 0.

- The major part of traffic is transmitted between the Ethernet interface and the radio modem. Therefore, frame commutation is based on a hybrid scheme that combines a "cut-through" approach for most frames and full buffering in the cases of a flooding or a target output port occupation by another transmission.
- The maximum input data rate for each port is 1 Gbps with independent support on different ports of 10 and 100 Mbps.
- The receiver of the radio modem includes a buffer for input data therefore the size of ingress port buffers can be decreased up to several maximum frame lengths.
- Ethernet Flow Control standard 0 is supported for lossless data transmission in case of exceeding the egresses port maximum bandwidth that protects input buffers against an overflow and received frames damaging.
- The network switch topology can include different virtual LANs and frames are routed between ingress and egress ports via VLAN header information according to

IEEE 802.1Q specification 0 and software-defined rules for each port and VLAN ID.

- **Port-Based VLAN determines a logical interconnection between each switch port pair and allows or denies data transferring in each direction.**

The switch IP core was prototyped and verified using the Xilinx XC7Z020T FPGA device. The resource utilization estimates are the following:

- **Flip-Flop count: 5202 (4.89%)**
- **LUT count: 2588 (4.86%)**
- **BRAM count: 21 (12.29%)**

Presented results that demonstrate efficient hardware resource utilization allow to consider as appropriate for practical implementation.

Keywords — IP-core, Ethernet switch, FPGA, system-on-a-chip, wireless backhaul.

REFERENCES

- [1] IEEE Standard for Ethernet," in IEEE Std 802.3-2012 (Revision to IEEE Std 802.3-2008) , vol., no., pp.1-3747, Dec. 28 2012
- [2] ARM AMBA Specification url: <http://infocenter.arm.com/help/index.jsp?topic=/com.arm.doc.set.amba/index.html> (accessed: 02.04.2018).
- [3] IEEE Standard for Local and metropolitan area networks: Media Access Control (MAC) Bridges," in IEEE Std 802.1D-2004 (Revision of IEEE Std 802.1D-1998) , vol., no., pp.1-281, June 9 2004
- [4] IEEE Standards for Local and Metropolitan Area Networks: Supplements to Carrier Sense Multiple Access With Collision Detection (CSMA/CD) Access Method and Physical Layer Specifications - Specification for 802.3 Full Duplex Operation and Physical Layer Specification for 100 Mb/s Operation on Two Pairs of Category 3 Or Better Balanced Twisted Pair Cable (100BASE-T2)," in IEEE Std 802.3x-1997 and IEEE Std 802.3y-1997 (Supplement to ISO/IEC 8802-3: 1996; ANSI/IEEE Std 802.3, 1996 Edition) , vol., no., pp.0_1-324, 1997
- [5] IEEE Standard for Local and metropolitan area networks--Bridges and Bridged Networks," in IEEE Std 802.1Q-2014 (Revision of IEEE Std 802.1Q-2011) , vol., no., pp.1-1832, Dec. 19 2014
- [6] Bradner, S. 'Benchmarking terminology for net-work interconnection devices', Internet Engineering Task Force, Network Working Group, March 1999 url: <https://tools.ietf.org/html/rfc2544> (accessed: 02.04.2018)